

Escuela Técnica Superior de Ingenieros Industriales y de Telecomunicación

INGENIERO TECNICO DE TELECOMUNICACION. ESPECIALIDAD EN SISTEMAS  
ELECTRONICOS ( Troncal )

GUÍA DOCENTE DE LA ASIGNATURA

LABORATORIO DE MICROELECTRONICA

Curso Académico 2011-2012

### 1. DATOS IDENTIFICATIVOS DE LA ASIGNATURA

Título/s	INGENIERO TECNICO DE TELECOMUNICACION. ESPECIALIDAD EN SISTEMAS ELECTRONICOS ( Troncal )
Centro	Escuela Técnica Superior de Ingenieros Industriales y de Telecomunicación
Módulo / materia	
Código y denominación	735 - LABORATORIO DE MICROELECTRONICA
Créditos ECTS	3
Curso / Cuatrimestre	Cuatrimstral (2)
Web	
Idioma de impartición	Español
Forma de impartición	Presencial

Departamento	DPTO. ELECTRONICA Y COMPUTADORES
Profesor responsable	FRANCISCO JAVIER DIAZ RUIZ
E-mail	fcojavier.diaz@unican.es
Número despacho	Facultad de Ciencias. Planta: + 2. DESPACHO DE PROFESORES (2052)
Otros profesores	CARLOS GARCIA LOPEZ

### 2. CONOCIMIENTOS PREVIOS

Los impartidos en las asignaturas del curso previo Electrónica Digital I y II y en la asignatura Microelectrónica I, que se debe cursar en el cuatrimestre anterior.

### 3. COMPETENCIAS GENÉRICAS Y ESPECÍFICAS DEL PLAN DE ESTUDIOS TRABAJADAS EN LA ASIGNATURA

<b>Competencias Genéricas</b>
Entender textos técnicos basados en inglés científico.
Compresión de textos de manejo de sistemas informáticos.
Diseño de celdas básicas tanto a nivel de transistor como a nivel de layout
Manejo de simuladores circuitales, tanto eléctricos como lógicos.
Utilización de herramientas de diseño de circuitos Full-Custom y Semi-Custom.
<b>Competencias Específicas</b>
Entender textos técnicos basados en inglés científico.
Compresión de textos de manejo de sistemas informáticos.
Diseño de celdas básicas tanto a nivel de transistor como a nivel de layout
Manejo de simuladores circuitales, tanto eléctricos como lógicos.
Utilización de herramientas de diseño de circuitos Full-Custom y Semi-Custom.

### 3.1 RESULTADOS DE APRENDIZAJE DE LA ASIGNATURA

- El alumno debe ser capaz de diseñar celdas básicas a nivel de capa.
- Diseñar circuitos de complejidad mediana mediante la utilización de celdas y bloques circuitales elementales.
- Comprobar el correcto funcionamiento de los circuitos a nivel lógico y eléctrico.
- Medir las características eléctricas de los distintos circuitos.

### 4. OBJETIVOS DE LA ASIGNATURA

Conocer las técnicas de análisis y diseño en Microelectrónica de forma práctica, complementando así las asignaturas Microelectrónica I y Microelectrónica II que se recomiendan cursar conjuntamente a la presente.

Conocer el manejo de herramientas de diseño circuitos integrados desde una perspectiva Full-Custom y desde una perspectiva Semi-custom .

### 5. MODALIDADES ORGANIZATIVAS Y MÉTODOS DOCENTES

ACTIVIDADES	HORAS DE LA ASIGNATURA
<b>ACTIVIDADES PRESENCIALES</b>	
<b>HORAS DE CLASE (A)</b>	
- Teoría (TE)	7,5
- Prácticas en Aula (PA)	
- Prácticas de Laboratorio (PL)	22,5
- Horas Clínicas (CL)	
Subtotal horas de clase	30
<b>ACTIVIDADES DE SEGUIMIENTO (B)</b>	
- Tutorías (TU)	
- Evaluación (EV)	6
Subtotal actividades de seguimiento	6
<b>Total actividades presenciales (A+B)</b>	<b>36</b>
<b>ACTIVIDADES NO PRESENCIALES</b>	
Trabajo en grupo (TG)	
Trabajo autónomo (TA)	39
<b>Total actividades no presenciales</b>	<b>39</b>
<b>HORAS TOTALES</b>	<b>75</b>

## 6. ORGANIZACIÓN DOCENTE DE LA ASIGNATURA

CONTENIDOS		TE	PA	PL	CL	TU	EV	TG	TA	Semana
1	Introducción al diseño microelectrónico con Chipwise. Diseño de un inversor con el editor simbólico Stx. Diseño a nivel de máscara. Construcción de inversores en cascada. Simulación a nivel lógico. Simulación a nivel eléctrico.	1,00	0,00	3,00	0,00	0,00	0,00	0,00	6,00	1-2
2	Diseño "Full Custom" en el entorno ChipWise. Estudio de los manuales de las herramientas principales de ChipWise.	2,00	0,00	6,00	0,00	0,00	0,00	0,00	12,00	3-6
3	Diseño de una celda básica que implementa una función lógica combinacional. Crear el diagrama de stick mediante Chipwise . Realizar la simulación digital para confirmar su funcionamiento. Extraer la máscara correspondiente. Extraer el fichero Netlist para la posterior simulación con Spice. Realizar la simulación analógica para confirmar su funcionamiento correcto en todas las situaciones posibles. Obtener los tiempos de propagación solicitados.	1,00	0,00	4,00	0,00	0,00	2,00	0,00	4,00	7-8
4	Diseño de subsistemas digitales (CMOS). Parte A: Construcción de un circuito estático mediante la utilización de celdas básicas. Parte B: Construcción de un circuito dinámico.	2,00	0,00	6,00	0,00	0,00	2,00	0,00	9,00	9-12
5	Diseño "Gate Arrays/Sea of Gates" (Ocean). Se introduce el uso de un conjunto de herramientas de diseño para una metodología "Gate-Arrays" del tipo "Sea of Gates". Diseño un circuito sencillo (una puerta NOR de tres entradas). Creación de un layout en una estructura gate-array tipo "fishbone". Simulación del circuito a nivel lógico y eléctrico.	0,50	0,00	1,50	0,00	0,00	0,00	0,00	3,00	13
6	Diseño de un circuito digital combinacional con Ocean. Realizar, mediante seadali, el diagrama de barras asociado a una función lógica. Escribir un fichero de texto que describa la función lógica mediante celdas de la librería de Ocean. Medir los tiempos de propagación de las celdas con una capacidad de carga.	1,00	0,00	2,00	0,00	0,00	2,00	0,00	5,00	14-15

TOTAL DE HORAS	7,50	0,00	22,50	0,00	0,00	6,00	0,00	39,00	
Esta organización tiene carácter orientativo.									

TE	Horas de teoría
PA	Horas de prácticas en aula
PL	Horas de prácticas de laboratorio
CL	Horas Clínicas
TU	Horas de tutoría
EV	Horas de evaluación
TG	Horas de trabajo en grupo
TA	Horas de trabajo autónomo

## 7. MÉTODOS DE LA EVALUACIÓN

Descripción	Tipología	Eval. Final	Recuper.	%
Diseño Celda Básica	Evaluación en laboratorio	No	Sí	20,00
Calif. mínima	0,00			
Duración	2 horas			
Fecha realización	Semana 8			
Condiciones recuperación				
Observaciones				
Diseño de un circuito	Evaluación en laboratorio	No	Sí	20,00
Calif. mínima	0,00			
Duración	2 horas			
Fecha realización	Semana 12			
Condiciones recuperación				
Observaciones				
Diseño con Ocean	Evaluación en laboratorio	No	Sí	20,00
Calif. mínima	0,00			
Duración	2 horas			
Fecha realización	Semana 15			
Condiciones recuperación				
Observaciones				
Examen final	Examen escrito	Sí	Sí	40,00
Calif. mínima	0,00			
Duración	2 horas			
Fecha realización	Calendario de la Escuela			
Condiciones recuperación				
Observaciones				
TOTAL				100,00
Observaciones				
<p>Las actividades de evaluación continua exigen una asistencia regular al laboratorio.</p> <p>Los alumnos que no superen la asignatura en Junio deberán realizar un examen final en Septiembre por el 100% de la evaluación.</p> <p>En este examen final, los alumnos tendrán que diseñar varios circuitos de distinta complejidad y responder a cuestiones técnicas.</p>				
Observaciones para alumnos a tiempo parcial				

## 8. BIBLIOGRAFIA

### BÁSICA

Manuales y Tutoriales de ChipWise. Dep. Electronic Engineering. Univ. Kent en Canterbury, 1998.

Manuales y Tutorial de Ocean. Dep. Electronic Engineering. Univ. Técnica de Delf 1994.

Jan M. Rabaey, Anantha Chandrakasan, Borivoje Nikolic. Circuitos integrados digitales: una perspectiva de diseño. Pearson Prentice Hall. 2004.

### Complementaria

J.P. Deschamps. Diseño de Circuitos Integrados de Aplicación Específica ASIC. Paraninfo, 1993.

Glaser The Design & Analysis of VLSI Circuits. Addison-Wesley, 1985.

R. Jacob Baker. CMOS: Circuit Design, Layout, and Simulation, 2nd Edition. Wiley-IEEE Press. 2004.

José María Albella Martín, José Manuel Martínez-Duart, Fernando Agulló-Rueda. Fundamentos de microelectrónica, nanoelectrónica y fotónica. Prentice Hall cop. 2005.

## 9. SOFTWARE

PROGRAMA / APLICACIÓN	CENTRO	PLANTA	SALA	HORARIO
Ocean	F. Ciencias	2	Lab. Microelectrónica	16:30-20:30
Chipwise	F. Ciencias	2	Lab. Microelectrónica	16:30-20:30

## 10. COMPETENCIAS LINGÜÍSTICAS

- |   |   |
|---|---|
| <input checked="" type="checkbox"/> Comprensión escrita                 | <input type="checkbox"/> Comprensión oral |
| <input type="checkbox"/> Expresión escrita                              | <input type="checkbox"/> Expresión oral   |
| <input type="checkbox"/> Asignatura íntegramente desarrollada en inglés |   |

### Observaciones