

Escuela Técnica Superior de Ingenieros Industriales y de Telecomunicación

INGENIERO TECNICO DE TELECOMUNICACION. ESPECIALIDAD EN SISTEMAS
ELECTRONICOS (Troncal)

GUÍA DOCENTE DE LA ASIGNATURA

MICROELECTRONICA I

Curso Académico 2011-2012

1. DATOS IDENTIFICATIVOS DE LA ASIGNATURA

Título/s	INGENIERO TECNICO DE TELECOMUNICACION. ESPECIALIDAD EN SISTEMAS ELECTRONICOS (Troncal)
Centro	Escuela Técnica Superior de Ingenieros Industriales y de Telecomunicación
Módulo / materia	
Código y denominación	732 - MICROELECTRONICA I
Créditos ECTS	6
Curso / Cuatrimestre	Cuatrimestral (1)
Web	http://personales.unican.es/solanaj/
Idioma de impartición	Español
Forma de impartición	Presencial

Departamento	DPTO. ELECTRONICA Y COMPUTADORES
Profesor responsable	JOSE MANUEL SOLANA QUIROS
E-mail	jose.solana@unican.es
Número despacho	Facultad de Ciencias. Planta: + 2. DESPACHO PROFESORES (2045)
Otros profesores	

2. CONOCIMIENTOS PREVIOS

Electrónica Básica, Electrónica Digital I, Electrónica Digital II, Simulación Circuitos con Ordenador

3. COMPETENCIAS GENÉRICAS Y ESPECÍFICAS DEL PLAN DE ESTUDIOS TRABAJADAS EN LA ASIGNATURA

Competencias Genéricas

Capacidad de análisis y síntesis.

Resolución de problemas.

Comunicación oral y escrita.

Conocimientos de informática en el ámbito de estudio.

Habilidad para trabajar de forma autónoma.

Desarrollar recursos propios de autoaprendizaje.

Técnicas, metodologías y herramientas de diseño, medida y verificación decircuitos digitales.

Buscar, interpretar, seleccionar y generar información técnica.

Defender oralmente los criterios y resultados del trabajo.

Redactar informes convincentes sobre trabajos realizados, utilizando el lenguaje propio de la ingeniería electrónica.

Capacidad de generar soluciones relacionadas con el diseño de sistemas electrónicos complejos.

Competencias Específicas

Capacidad de análisis y síntesis.

Resolución de problemas.

Comunicación oral y escrita.

Conocimientos de informática en el ámbito de estudio.

Habilidad para trabajar de forma autónoma.

Desarrollar recursos propios de autoaprendizaje.

Técnicas, metodologías y herramientas de diseño, medida y verificación decircuitos digitales.

Buscar, interpretar, seleccionar y generar información técnica.

Defender oralmente los criterios y resultados del trabajo.

Redactar informes convincentes sobre trabajos realizados, utilizando el lenguaje propio de la ingeniería electrónica.

Capacidad de generar soluciones relacionadas con el diseño de sistemas electrónicos complejos.

3.1 RESULTADOS DE APRENDIZAJE DE LA ASIGNATURA

- El alumno debe conocer las distintas alternativas que la tecnología CMOS actual ofrece para el diseño e implementación de sistemas y subsistemas en forma de circuitos integrados y adquirir una visión panorámica de las principales herramientas de diseño existentes para su realización.

4. OBJETIVOS DE LA ASIGNATURA

El objetivo de la asignatura es que el alumno sea capaz de analizar y sintetizar circuitos CMOS.

Debe conocer en profundidad los modelos y las características de los transistores MOS.

Debe comprender el modo de operación de los principales subsistemas digitales diseñados en tecnología CMOS.

5. MODALIDADES ORGANIZATIVAS Y MÉTODOS DOCENTES

ACTIVIDADES	HORAS DE LA ASIGNATURA
ACTIVIDADES PRESENCIALES	
HORAS DE CLASE (A)	
- Teoría (TE)	45
- Prácticas en Aula (PA)	15
- Prácticas de Laboratorio (PL)	
- Horas Clínicas (CL)	
Subtotal horas de clase	60
ACTIVIDADES DE SEGUIMIENTO (B)	
- Tutorías (TU)	9
- Evaluación (EV)	3
Subtotal actividades de seguimiento	12
Total actividades presenciales (A+B)	72
ACTIVIDADES NO PRESENCIALES	
Trabajo en grupo (TG)	
Trabajo autónomo (TA)	78
Total actividades no presenciales	78
HORAS TOTALES	150

6. ORGANIZACIÓN DOCENTE DE LA ASIGNATURA

CONTENIDOS		TE	PA	PL	CL	TU	EV	TG	TA	Semana
1	Tecnologías de integración de circuitos MOS. Introducción al diseño CMOS Procesos básicos en tecnologías MOS: Oxidación. Difusión. Implantación iónica. Deposición química en fase de vapor (CVP). Metalización. Pasivación. Procesos de transferencia de formas geométricas.	9,00	3,00	0,00	0,00	2,00	0,00	0,00	13,00	1-3
2	Dispositivos y modelos MOS. MOSFETs para VLSI: Diseño físico-geométrico. Capas tecnológicas, propiedades y reglas de diseño de las máscaras. El modelo BSIM y la simulación eléctrica. El modelo digital. Elementos pasivos. Herramientas para edición, extracción, verificación y simulación.	9,00	3,00	0,00	0,00	2,00	1,00	0,00	16,00	4-6
3	Circuitos digitales básicos CMOS. Inversor CMOS: características estáticas y dinámicas. Puertas lógicas estáticas. El trigger de Schmitt. Lógica con puertas de transmisión. Puertas lógicas complejas. Biestables: características estáticas y dinámicas. Circuitos auxiliares de interés.	13,00	3,00	0,00	0,00	2,00	1,00	0,00	22,00	7-10
4	Principales subsistemas digitales en CMOS-VLSI. Lógica dinámica. Estructuras lógicas síncronas con señales de reloj. Circuitos con estructura regular: PLAs, ROMs, RAMs, Registros. Circuitos aritméticos. Contadores.	7,00	3,00	0,00	0,00	2,00	1,00	0,00	16,00	11-13
5	Metodologías de diseño/implementación. Características de la metodología "Gate Arrays/Sea of Gates"; Bibliotecas de "macros". Características de la metodología "Standard Cells"; Bibliotecas de celdas analógicas y digitales. Análisis comparativo, rango de aplicación y herramientas características de las metodologías presentadas	7,00	3,00	0,00	0,00	1,00	0,00	0,00	11,00	14-15
TOTAL DE HORAS		45,00	15,00	0,00	0,00	9,00	3,00	0,00	78,00	
Esta organización tiene carácter orientativo.										

TE	Horas de teoría
PA	Horas de prácticas en aula
PL	Horas de prácticas de laboratorio
CL	Horas Clínicas
TU	Horas de tutoría
EV	Horas de evaluación
TG	Horas de trabajo en grupo
TA	Horas de trabajo autónomo

7. MÉTODOS DE LA EVALUACIÓN

Descripción	Tipología	Eval. Final	Recuper.	%
Examen Parcial	Examen escrito	No	Sí	13,33
Calif. mínima	0,00			
Duración	1 hora			
Fecha realización	Semana 6			
Condiciones recuperación	Examen Final			
Observaciones				
Examen Parcial	Examen escrito	No	Sí	13,33
Calif. mínima	0,00			
Duración				
Fecha realización	Semana 10			
Condiciones recuperación	Examen Final			
Observaciones				
Examen Parcial	Examen escrito	No	Sí	13,34
Calif. mínima	0,00			
Duración				
Fecha realización	Semana 12			
Condiciones recuperación	Examen Final			
Observaciones				
Examen Final	Examen escrito	Sí	Sí	60,00
Calif. mínima	0,00			
Duración	4 horas			
Fecha realización	Junio, septiembre. Según Calendario Oficial de la ETSIIT			
Condiciones recuperación				
Observaciones				
TOTAL				100,00
Observaciones				
Los alumnos que no superen el 50% de la calificación máxima asignada en las actividades de evaluación continua (Exámenes Parciales), podrán recuperar esta parte realizando un Examen Final de la asignatura completa por el 100% de la calificación global de la asignatura. La recuperación se podrá realizar tanto en el Examen Final de junio como en el de septiembre.				
Observaciones para alumnos a tiempo parcial				

8. BIBLIOGRAFIA

BÁSICA

- R. J. Baker - CMOS. Circuit Design, Layout and Simulation (2ndEd).
IEEE Press, 2005. (material auxiliar-LASI: <http://cmosedu.com>)
- E. Sicard, S.D. Bendhia. Basics of CMOS cell Design. McGraw Hill, 2007.
(material auxiliar-Microwind & Dsch: <http://www.microwind.org>)

Complementaria

Jan M. Rabaey, Anantha Chandrakasan, Borivoje Nikolic. Circuitos integrados digitales: una perspectiva de diseño. Pearson Prentice Hall. 2004.

N.Weste,K.Eshraghian. Principles of CMOS VLSI Design. Addison-Wesley, 1985.

J.P. Deschamps. Diseño de Circuitos Integrados de Aplicación Específica ASIC. Paraninfo, 1993.

José María Albella Martín, José Manuel Martínez-Duart, Fernando Agulló-Rueda. Fundamentos de microelectrónica, nanoelectrónica y fotónica. Prentice Hall cop. 2005.

9. SOFTWARE

PROGRAMA / APLICACIÓN	CENTRO	PLANTA	SALA	HORARIO
Chipwise	Facultad de Ciencias	2	Lab. Microelectrónica	9:00 13:00
Spice	Facultad de Ciencias	2	Lab. Microelectrónica	9:00 13:00

10. COMPETENCIAS LINGÜÍSTICAS

- | | |
|---|---|
| <input checked="" type="checkbox"/> Comprensión escrita | <input type="checkbox"/> Comprensión oral |
| <input type="checkbox"/> Expresión escrita | <input type="checkbox"/> Expresión oral |
| <input type="checkbox"/> Asignatura íntegramente desarrollada en inglés | |

Observaciones